

Avtor:
dr. Peter Mrak

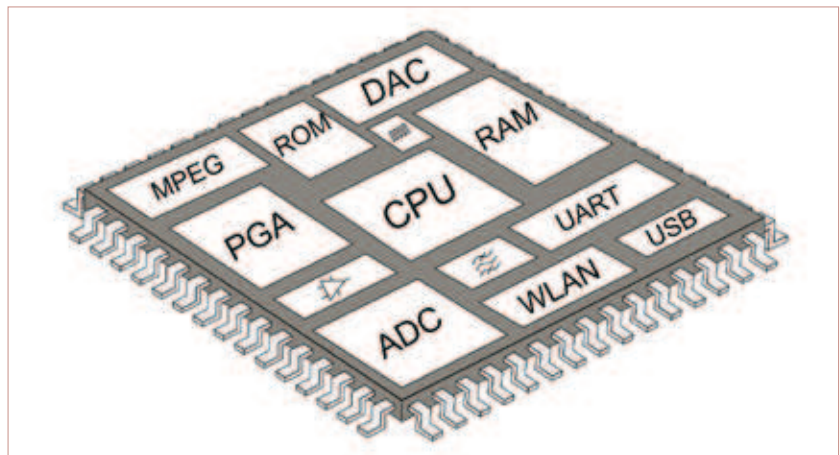
Snovanje testne infrastrukture za jedra analogno-digitalnih pretvornikov v sistemu na čipu

Dr. Peter Mrak je zaposlen v Razvojnem laboratoriju Programa HZA in je uspešno opravil doktorski študij na Mednarodni podiplomski šoli Jožefa Stefana. Članek je povzetek njegove doktorske disertacije.

*Doktorska disertacija je bila napisana v angleškem jeziku in ker za nekatere strokovne besede ni ustreznega prevoda, oziroma se za poimenovanje v slovenskem jeziku uporablja kar angleška terminologija, avtor nekaterih besed in besednih zvez ni prevajal.

1 Uvod

V sodobni elektroniki se vedno intenzivneje uveljavljajo integrirana vezja, ki vsebujejo množico različnih (digitalnih, analognih in mešanih) komponent v istem ohišju. Z razvojem takšnih sistemov v čipu se je pojavila potreba po razvoju primernih praktičnih rešitev za testiranje vgrajenih analogno-digitalnih jeder. Zaradi kompleksne strukture sistema v čipu (angl. system-on-chip – SoC) so močno omejene možnosti dostopanja in komuniciranja z vgrajenimi jedri (slika 1).



Slika 1: Vgrajen AD pretvornik z ostalimi jedri na sistemu v čipu (SoC)

Za vgrajene AD pretvornike v sodobnih večjedrnih sistemih ni zaslediti praktičnih rešitev, sploh pa ne takih, ki bi bile v skladu z zahtevami standardov

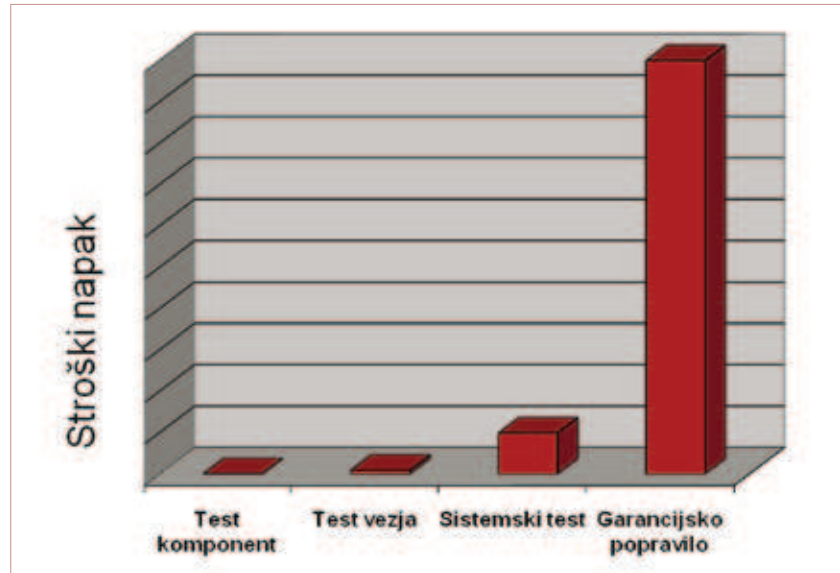
Na testiranje je potrebno gledati kot na strategijo zmanjševanja stroškov

Zaradi tega se velikokrat namesto klasične metode testiranja z avtomatskimi testnimi napravami uporabi vgrajene samodejne teste (angl. built-in self-test – BIST). Že vrsto let obstajajo rešitve za vgrajene samodejne teste analogno-digitalnih (AD) pretvornikov. Za vgrajene AD pretvornike v sodobnih večjedrnih sistemih pa ni zaslediti praktičnih rešitev, sploh pa ne takih, ki bi bile v skladu z zahtevami standardov.

Testiranje uporabljamo za izboljševanje produktov. Za zagotavljanje stalnega razvoja in izboljševanja produktov je potrebno ponavljati dva koraka: testiranje in popravek na podlagi rezultatov testiranja. Test mora biti zasnovan tako, da odkrije napake, ki se nato odpravijo. Kdaj lahko končamo s testiranjem in izboljševanjem? Vprašanje je povezano z denarjem in časom, ki ga imamo na voljo. Testiranje zahteva dodaten čas in denar. Če bi zagotovili, da je vsak produkt, ki ga izdelamo, brez napak, potem ne bi potrebovali testiranja. V resničnem svetu bi brez testiranja vsak proizvajalec hitro propadel, zato ker bi stroški servisiranja bili astronomski in bi hitro dobili sloves nekvalitetnega in nezanesljivega proizvajalca. Na testiranje je torej potrebno gledati kot na strategijo zmanjševanja stroškov.

Pravilo 10-to-1 nazorno prikazuje (slika 2), kako stroški napak narastejo z vsako fazo proizvodnega postopka.

Slika 2: Pravilo 10-to-1 opisuje, kako stroški napak narastejo 10-krat za vsako fazo proizvodnje



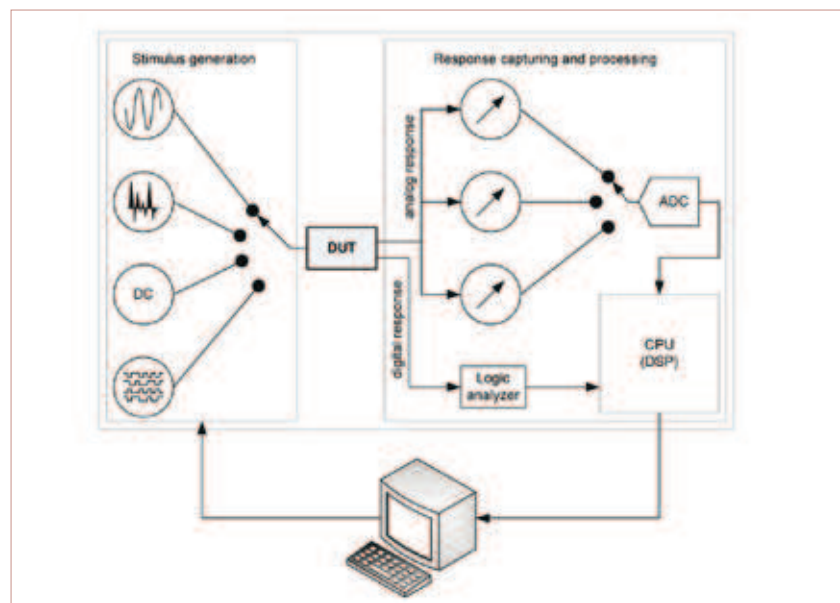
Na drugi strani preveč testiranja pomeni visoke stroške. Testiranje in postopke testiranja je potrebno optimizirati, kar pa je zelo težko glede na kompleksnost elektronskih naprav. Optimalna testna strategija je odvisna od vrste testnega subjekta in njegovih funkcionalnosti.

Na splošno se testi digitalnih, analognih in mešanih vezij delijo na funkcijski in strukturni test. Kot imeni nakazujeta, funkcijski test preverja funkcijo testiranca, strukturni test pa je odvisen od tehnologije, oziroma se osredotoča na testiranje strukture. Bolj osnovno razdelitev vrste testov lahko naredimo kar glede na tip vezja, ki se testira:

- logični (digitalen) test,
- test spominskih modulov,
- analogni test (vključuje tudi testiranje mešanih analogno-digitalnih vezij).

Za testiranja elektronskih vezij obstajajo različna merilna okolja. Najbolj konvencionalno orodje za testiranje elektronskih vezij je avtomatska testna naprava (angl. automated test equipment – ATE). ATE naprave za testiranje SoC lahko vsebujejo več procesorskih enot za zagotavljanje hitre obdelave podatkov. ATE naprava generira vhodni vzbujevalni signal za testni subjekt (angl. device under test - DUT), zbira podatke in jih analizira (slika 3). Rezultat lahko samo prepozna ali je DUT dober ali pokvarjen, lahko pa podaja tudi parametrične vrednosti.

Slika 3: Koncept avtomatske testne naprave - ATE



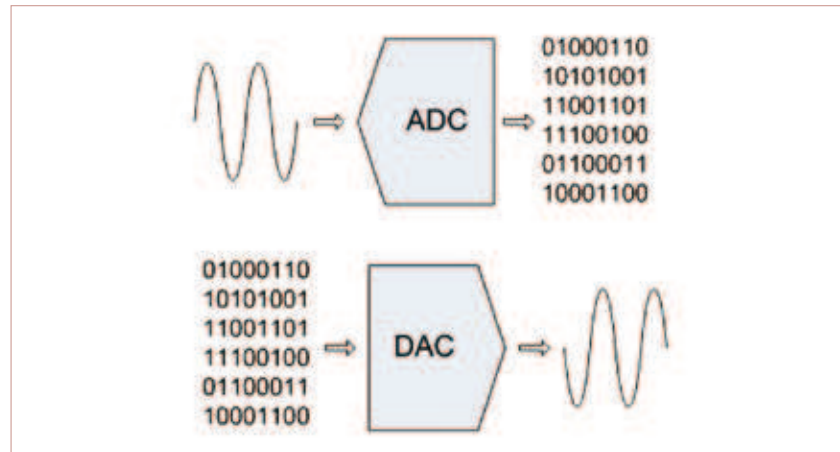
Cene modernih kompleksnih ATE naprav se računajo v milijonih dolarjev, zaradi tega so se razvile nove tehnike, ki vključujejo načrtovanje testnih postopkov v sama elektronska vezja že pri razvoju (angl. design-for-testability - DFT). Z vpeljavo elektronskih elementov, spajkanjih direktno na plošče (angl. surface-mounted devices – SMD), je postalo dostopanje do njih praktično nemogoče. Zaradi visokih frekvenc, pri katerih delujejo, predstavlja dodaten problem tudi komuniciranje z DUT. Vse to je prispevalo k razvoju DFT tehnik, ki zagotavljajo cenovno ugodne, kvalitetne in hitre testne postopke.

Glavne tehnike DFT so:

- Scan Design,
- testni standardi,
- vgrajeni samodejni testi (angl. built-in self-test – BIST).

2 Testiranje analogno-digitalnih pretvornikov

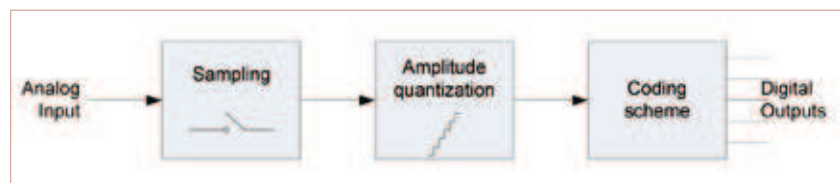
Analogno-digitalni (AD) pretvorniki pretvarjajo analogne veličine (temperatura, napetost, tok...) v digitalno obliko. Analogno-digitalna in digitalno-analoga pretvorba signalov omogočata napravam (računalnikom) komuniciranje z okolico (slika 4).



Slika 4: Analogno-digitalna pretvorba in digitalno-analoga pretvorba

AD pretvornike najdemo praktično v vseh elektronskih napravah. Preprosta definicija za AD pretvornik pravi, da je to naprava, ki prikazuje na izhodu številsko vrednost, ekvivalent vhodni napetosti ali toku. AD pretvorniki se smatrajo za mešana vezja (angl. mixed-signal circuits), ker operirajo tako z analognimi kot z digitalnimi signali.

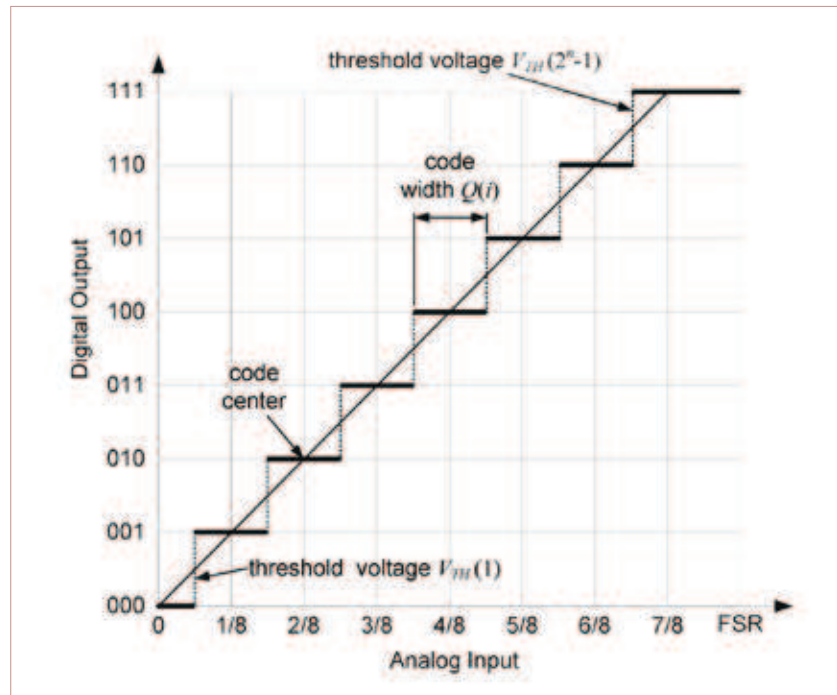
AD pretvornik izvaja tri osnovne funkcije: vzorčenje, kvantizacijo in kodiranje (slika 5).



Slika 5: Osnovne funkcije AD pretvornika

Število AD bitov (običajno označeno z n) definira koliko kvantizacijskih izhodov ima AD pretvornik (ločljivost AD pretvornika). Delovanje AD pretvornika najlažje prikažemo z njegovo prenosno funkcijo (slika 6).

Slika 6: Prenosna funkcija idealnega 3-bitnega AD pretvornika



Poznamo različne tipe AD pretvornikov, ki jih razlikujemo predvsem glede na način pretvorbe in strukture. Najbolj pogosto uporabljeni AD pretvorniki so:

- flash AD pretvorniki,
- sukcesivno aproksimacijski AD pretvorniki,
- integracijski AD pretvorniki,
- sigma-delta AD pretvorniki.

Testiranje AD pretvornikov je v glavnem funkcijsko zaradi velikih razlik v strukturi različnih tipov AD pretvornikov. Glede na delovanje AD pretvornika lahko testne postopke razdelimo na dve kategoriji:

- statično testiranje,
- dinamično testiranje.

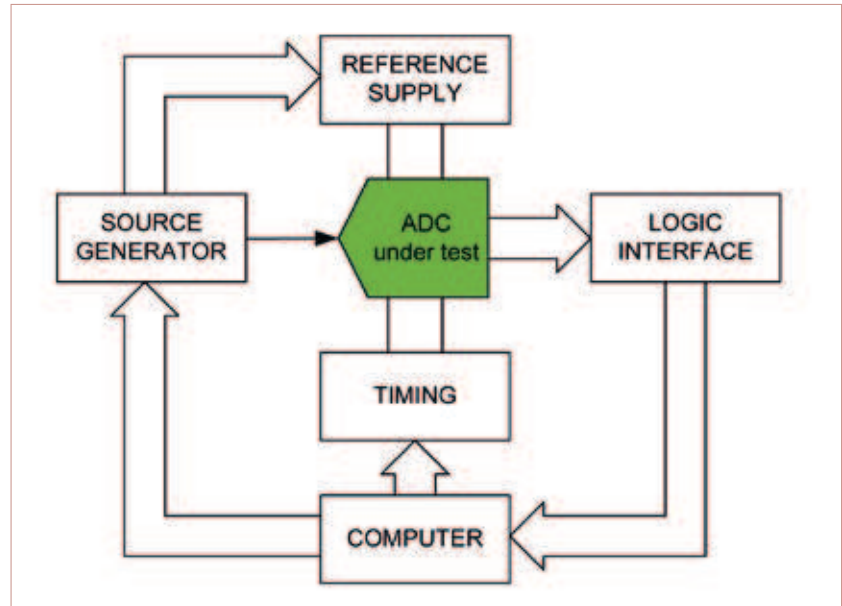
Glavni namen statičnega testiranja je določitev mej med posameznimi prehodi kod – napetostni prag (angl. threshold voltage). Napetostni prag je vhodna napetost, pri kateri je enaka možnost, da se pojavita dve zaporedni kodi na izhodu AD pretvornika. Na podlagi določenih napetostnih pragov lahko dobimo statično karakteristiko AD pretvornika. Statična AD karakteristika vsebuje parametre, ki opisujejo (nepravilno) obnašanje AD pretvornika. To so odmik (angl. offset), ojačanje, diferencialna nelinearnost, integralna nelinearnost, monotonost, izpuščene kode itd..

Dinamično testiranje se nanaša na dinamično delovanje AD pretvornika, in sicer spremembe signala in spremembe, ki se nanašajo na frekvenco. Cilj dinamičnega testiranja je izmeriti parametre, kot so čas pretvorbe, razmerje signal - šum (angl. signal-to-noise ratio – SNR), harmonično popačenje (angl. total harmonic distortion - THD), efektivno število kod (angl. effective number of bits – EONB) itd..

V doktorski disertaciji sem se posvetil testiranju statičnih parametrov, ker so ti najpogostejši podatki, ki jih podajamo za AD pretvornike. Poleg tega za testiranje dinamičnih parametrov potrebujemo procesorje digitalnih signalov (angl. digital signal processor – DSP), kar pa ni izvedljivo za vgrajene teste (BIST) AD pretvornikov.

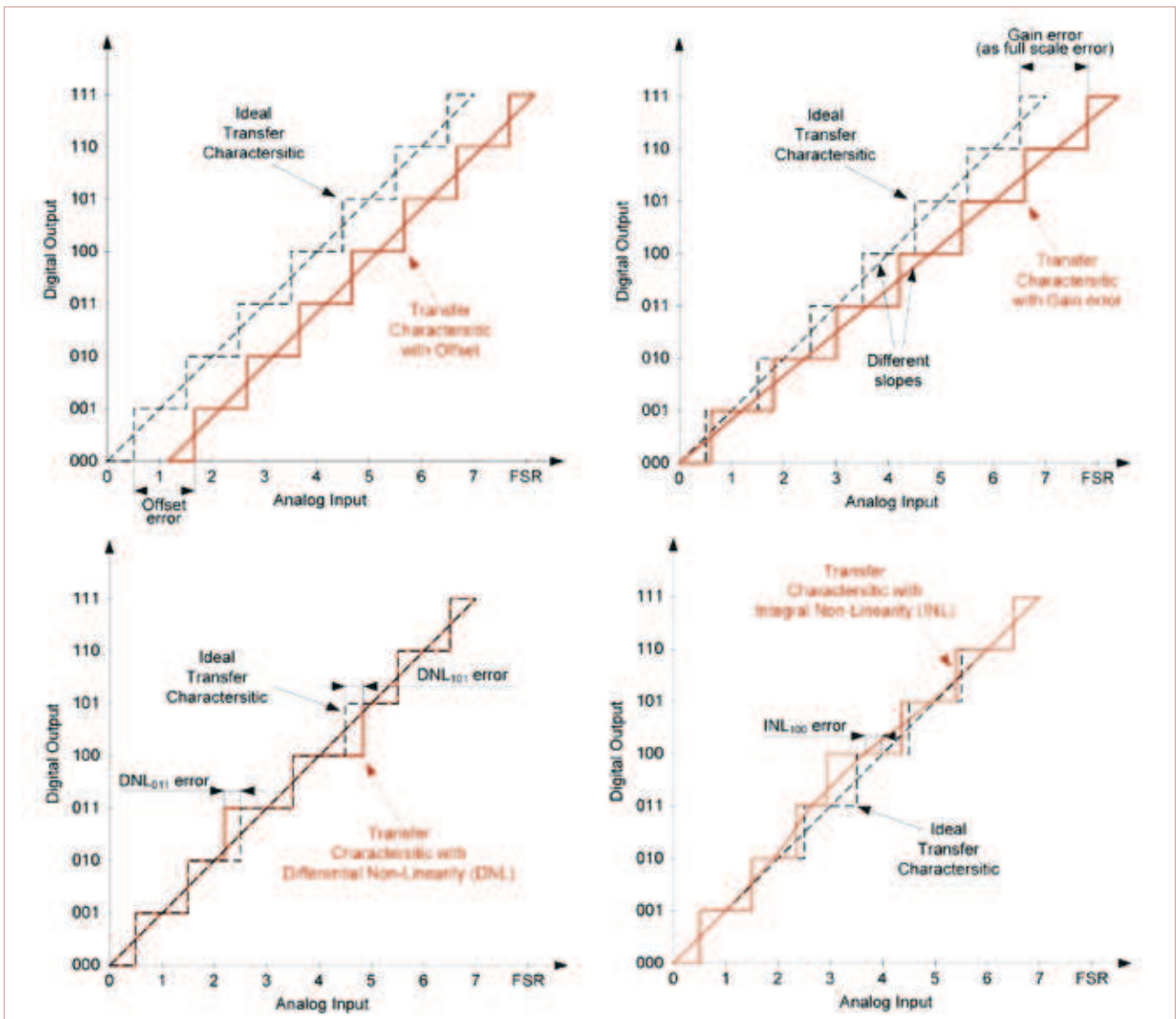
Osnovna struktura testiranja AD pretvornikov je prikazana na sliki 7, ki je enaka za statično in dinamično testiranje. Testno okolje je sestavljeno iz generatorja vhodnih signalov (stimulacijskih signalov), ki vzbujajo AD pretvornik. Izhodne kode pretvornika se merijo in obdelujejo z računalnikom ali testno logiko. Računalnik ali testna logika nadzira delovanje generatorja in skrbita za sinhronizacijo ter vzorčenje.

Slika 7: Osnovna postavitev za testiranje AD pretvornikov



Slika 8: Prenosne funkcije AD pretvornika z različnimi statičnimi karakteristikami

Statična karakteristika AD pretvornika opisuje parametre, ki pomenijo odstopanje od idealne prenosne funkcije. Slika 8 prikazuje najbolj pogosto uporabljene statične parametre: offset, ojačenje, DNL in INL. S črtkano črto je označena idealna prenosna funkcija AD pretvornika, z rdečo neprekinjeno črto pa vpliv posameznega parametra na prenosno funkcijo.



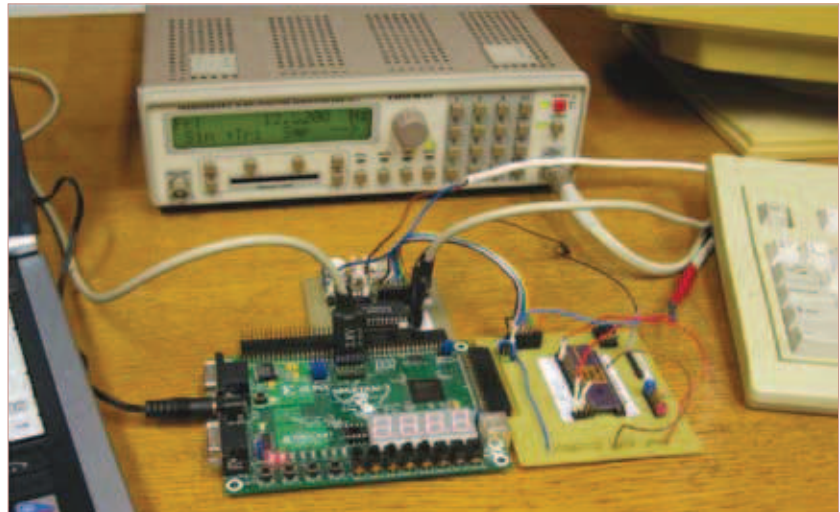
Za določevanje statičnih karakteristik vzbujamo vhod AD pretvornika z različnimi DC napetostmi, pri čemer spremljamo izhod. Vsako vhodno DC napetost in vsako izhodno kodo moramo posneti in najti vhodno napetost, ki je enaka pragovni napetosti. Ker je te zelo zamudno, je bolj priporočljiva uporaba zveznih signalov. Glede na IEEE Standard for terminology and test methods for analog-to-digital converters so najbolj razširjene tri metode za testiranje AD pretvornikov: zaprto-zančno testiranje, histogramska metoda s trikotnim signalom, histogramska metoda s sinusnim signalom. Te metode, ki merijo pragovne napetosti posameznih kod, poimenujemo v angleščini code-edge metode. Obstaja pa še oscilacijska metoda, ki prisili k osciliranju signala okrog pragovne napetosti ali kode, in na podlagi oscilacijske frekvence določimo posamezne parametre. V doktorski disertaciji sem večino časa namenil preučevanju, izboljševanju in razvoju histogramске testne metode in oscilacijske testne metode za vgrajene AD pretvornike.

3 Histogramska testna metoda

Histogramska metoda je v veljavi že več kot dve desetletji in različni pristopi ter različne aplikacije so bile razvite s strani številnih avtorjev. Teoretično ozadje je dobro poznano in tudi zahtevani resursi ter časi, potrebni za izvedbo, so ocenjeni. Malo je pa poročil o dejanski praktični implementaciji testne metode in merilnih rezultatih, predvsem takšnih izvedb, ki bi bile v skladu s standardi.

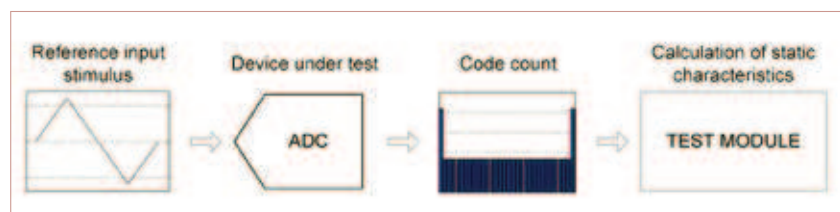
V naši implementaciji testne strukture smo uporabili kot testni subjekt AD pretvornik MAX165 (8-bitni mikroprocesorsko kompatibilen AD pretvornik). AD pretvornik smo priključili na generator žage preko testne strukture, za kar smo uporabili svoj prototipni čip, ki je bil razvit na Institutu Jožef Stefan. Odzivi AD pretvornika so bili obdelani s Spartan3 XC3S200 FPGA kartico (slika 9). Izvedli smo meritve, na podlagi katerih smo določili lastnosti (angl. performance) predlagane testne rešitve.

Slika 9: Laboratorijski prototip za izvajanje meritev



Za AD BIST implementacijo na podlagi histogramске metode je najbolj primerna uporaba trikotnega signala za vhodni vzbujevalni signal. V tem primeru je histogram okarakteriziran samo z dvema vrednostnima (številom skrajnih kod in številom ostalih kod). Princip histogramskega testiranja AD pretvornikov je prikazan na sliki 10.

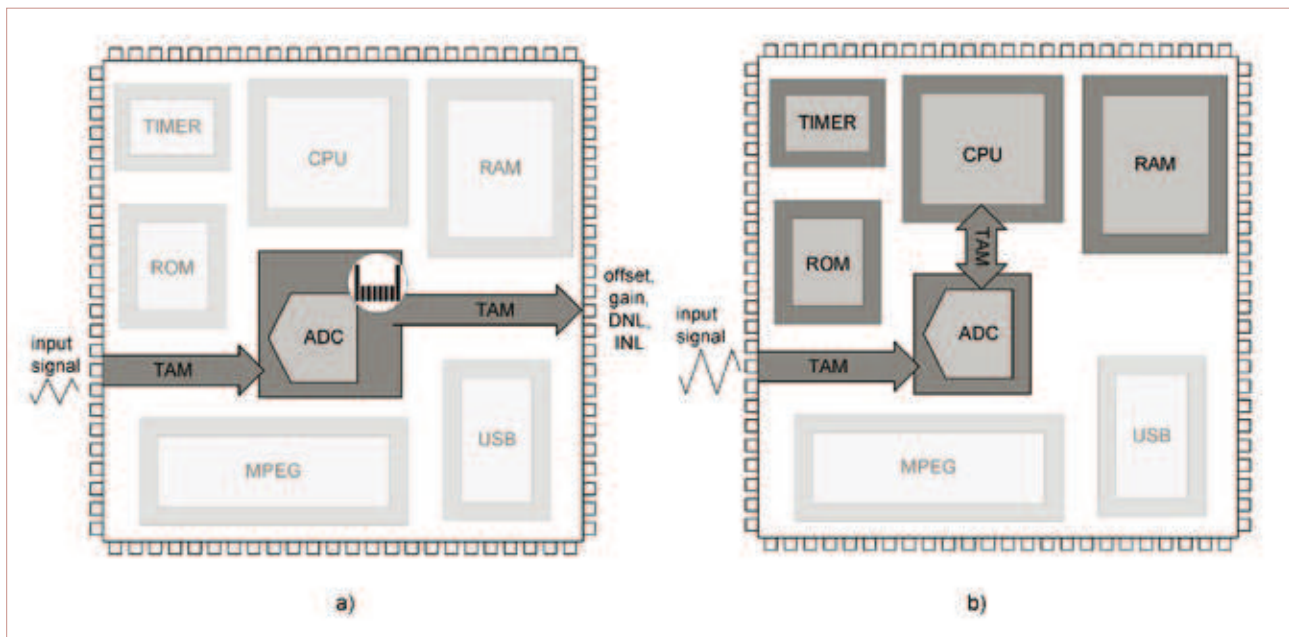
Slika 10: Princip AD BIST testiranja na podlagi histograma s trikotnim vzbujevalnim signalom





Na podlagi histograma smo najprej implementirali dve testni strukturi. V prvi smo ciljali na čim manjšo porabo prostora na čipu (angl. hardware overhead), v drugi pa čim krajši čas. Prva rešitev izvaja meritve in izračune statičnih parametrov v zaporedju korakov. Druga rešitev pa shrani celoten histogram v spomin in na koncu izračuna rezultate. Prvo rešitev smo poimenovali sequential BIST drugo pa RAM-based BIST. Dodatno smo razvili še eno rešitev, ki za svoje delovanje izkoristi kar obstoječ mikroprocesor in ostala jedra na SoC (to rešitev smo poimenovali processor based BIST).

Vse razvite testne strukture so v skladu z standardom IEEE Std 1500. Okvirni koncept testnih struktur je narisan na sliki 11.



Slika 11: Predlagane rešitve vgrajenih BIST in IEEE Std 1500
 a) sequential and RAM-based b) processor based BIST

V doktorski disertaciji smo dokazali, da obstaja še dodaten izvor nenatančnosti, ki ga je potrebno upoštevati pri OBt testni metodi za AD pretvornike

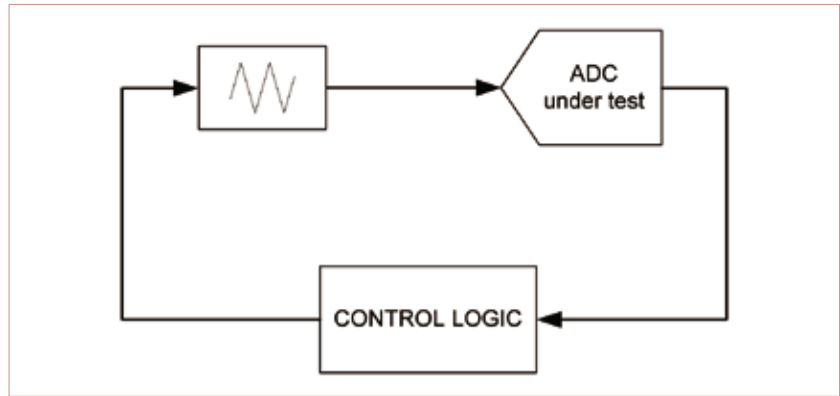
4 Oscilacijska testna metoda

Oscilacijska testna metoda (angl. oscillation based test – OBT) je nizkocenovna tehnika za analogni test elektronskih vezij. V testnem načinu je vezje preoblikovano v oscilator, pri tem je merjena frekvenca oscilacije. Na podlagi primerjave merjene in prave frekvence oscilacije določimo pravilnost ali nepravilnost delovanja vezja.

Večino OBT razvoja je usmerjeno v problem preoblikovanja testiranega vezja (angl. circuit under test – CUT) v oscilator ali kako izboljšati odkrivanje napak (angl. fault coverage). Manj pozornosti pa se je namenilo natančnosti same metode OBT. Natančnost OBT metode je določena z razmerjem vzorčenja (angl. oversampling ratio) (T osciliranja/ T vzorčenja) in glede na fazni zamik, ki je lahko največ en vzorec (T vzorčenja). Na splošno to drži za katerokoli implementacijo OBT strukture, v doktorski disertaciji smo dokazali, da obstaja še dodaten izvor nenatančnosti, ki jo je potrebno upoštevati pri OBt testni metodi za AD pretvornike.

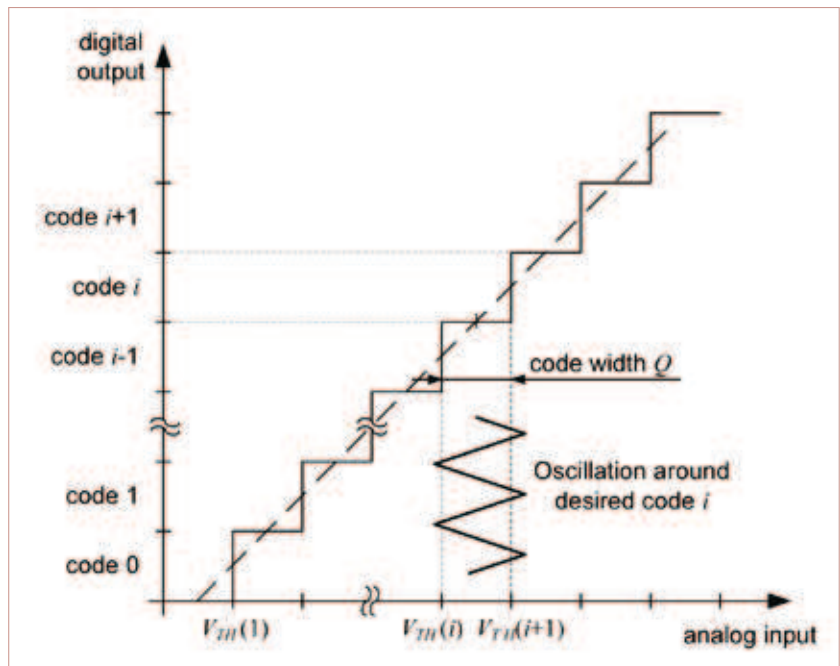
Osnovno izvedbo OBT testnega načina za AD pretvornike prikazuje slika 12. Le-ta vsebuje povratno zanko, ki vsiljuje vhodni signal AD pretvornika, da oscilira okoli želene kode. Vhodni signal, ki oscilira, je trikotni signal s simetričnim naklonom, krmiljen z OBT krmilno logiko (na sliki 12 angl. control logic). Merjena frekvenca oscilacije je lahko uporabljena samo za določevanje pravilnosti delovanja (angl. go/no go test) ali za določevanje statičnih parametrov AD pretvornika, kot so diferencialna in integralna nelinearnost (DNL in INL).

Slika 12: Postavitev OBT testne strukture za AD pretvornike



Za določitev DNL in INL je potrebno poznati širino posamezne kode. Širina posamezne kode je pridobljena iz merjenja oscilacijske frekvence okrog določene kode i , kot je predstavljeno na sliki 13.

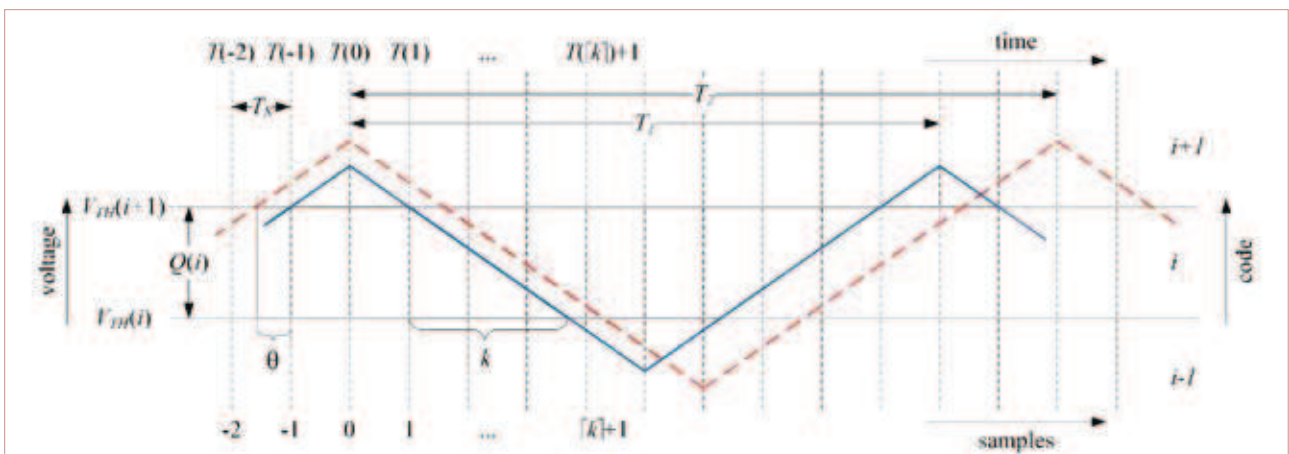
Slika 13: Oscilacija okrog določene kode



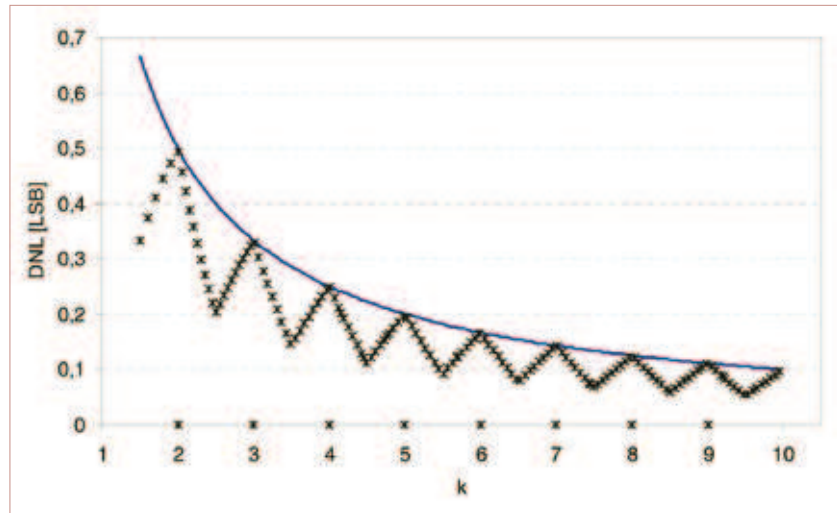
Ocena kodne širine iz merjenja oscilacijske frekvence predstavlja osnovo OBT testne metode za AD pretvornike.

Pri raziskovanju in implementaciji OBT smo ugotovili dodaten izvor nenatančnosti - pojav, ki je preobsežen, da bi ga detajlno opisali v tem članku. Na tem mestu bi želel samo pokazati, kako se nam ta pojav odraža pri oscilacijski frekvenci. Na sliki 14 vidimo, da lahko pride pri enakih pogojih delovanja do dveh različnih frekvenc osciliranja.

Slika 14: Osciliranje pri enakih pogojih delovanja



Slika 15: Izmerjen DNL pogrešek idealnega AD pretvornika pri različnih naklonih vhodnega signala



5 Zaključek

Za zaključek naj povzamem glavne prispevke doktorske naloge k svetovni znanosti:

- Razvili smo tri različne histogramске metode za testiranje vgrajenih AD pretvornikov v SoC, v katerih smo sledili ciljem, kot so minimalna poraba dodatne površine, minimalen čas testiranja in primernost za BIST.
- Do sedaj ni bilo podatkov in podrobnih analiz, podprtih z empiričnimi rezultati o izvedljivosti testnih postopkov za analogna in mešana vezja v skladu s standardom IEEE Std 1500. Naša rešitev kot taka predstavlja velik prispevek in vodilo, kako implementirati ostale testne postopke v skladu s standardom IEEE Std 1500.
- Pokazali smo, da se pri oscilacijski testni metodi za AD pretvornike frekvenca osciliranja odraža v dveh različnih periodah. To doprinese k dodatnem pogrešku oscilacijske testne metode za AD pretvornike, ki ga je potrebno upoštevati.

Rad bi se zahvalil mentorju prof. dr. Francu Novaku in asistentu doc. dr. Antonu Biasizzou za njuno strokovno vodenje, pomoč pri raziskovalnem delu, pisanju strokovnih člankov in pri izdelavi doktorske disertacije. Hvala tudi podjetju Gorenje d.d., ki mi je omogočilo študij.